



آزمایشگاه معماری کامپیوتر، ۸۱۰۱۴۶۹

Computer Architecture Lab, 8101469										نام انگلیسی درس	
واحد: ۱	مهندسی کامپیوتر			مهندسی برق						نوع درس	
	فناوری اطلاعات	سخت افزار	نرم افزار	دیجیتال	کنترل	پزشکی	قدرت	الکترونیک	مخابرات		
	<input type="checkbox"/>	<input checked="" type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input checked="" type="checkbox"/>	<input type="checkbox"/>		اجباری
	<input checked="" type="checkbox"/>	<input type="checkbox"/>	<input checked="" type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>		اختیاری
<input checked="" type="checkbox"/> کارشناسی <input type="checkbox"/> تحصیلات تکمیلی										مقطع	
ندارد.										همنیازها	
آزمایشگاه مدارهای منطقی (۸۱۰۱۰۴۵) – معماری کامپیوتر (۸۱۰۱۴۲۳)										پیش نیازها	
طراحی پایپ لاین پردازنده، سلسه مراتب حافظه										مطالب پیش نیاز	
David A. Patterson, John L. Hennessy, <i>Computer Organization & Design: The Hardware/Software Interface, 5th Edition</i> , Morgan Kaufmann Publishers Inc., 2014.										کتاب‌های مرجع	
<p>در این آزمایشگاه مفاهیم طراحی معماری کامپیوتر که در درس آموزش داده شده است، به طور عملی بر روی بردهای FPGA پیاده‌سازی و تست می‌شود. طراحی سخت افزار با کمک کدهای توصیف سخت افزار به زبان Verilog نوشته و سپس به روی نرم‌افزار شبیه‌سازی می‌شوند. پس از آن کدها سنتز شده و بر روی بردهای FPGA به طور عملی پیاده‌سازی و تست می‌شوند. سخت‌افزاری که در این آزمایشگاه پیاده‌سازی می‌شود یک پردازنده‌ی پایه‌ی MIPS است که دارای یک پایپ لاین ۵ مرحله‌ای است. در ادامه مفاهیم و روش‌های اصلی معماری پایپ لاین پردازنده‌ها شامل مخاطرات، وابستگی داده، ارسال به جلو، حافظه و حافظه‌ی نهان به پردازنده‌ی پایه اضافه می‌شوند. پس از اضافه کردن هر قسمت دانشجویان خروجی عملی آزمایش انجام داده را به دست می‌آورند. معیارهای خروجی شامل کارایی پردازنده، زمان اجرا و میزان مساحت استفاده شده است که باید با سایر طراحی‌ها مقایسه شوند به طوری که تاثیر این روش‌ها مشاهده شود.</p>										اهداف درس	
<p>دانشجویانی که این درس را با موفقیت پشت سر بگذارند قادر خواهند بود</p> <ol style="list-style-type: none"> ۱- یک سخت افزار را طراحی کرده و به طور عملی روی FPGA پیاده‌سازی نمایید، ۲- یک پردازنده را به صورت پایپ لاین طراحی کرده و انواع مخاطرات را در آن بررسی کرده و برطرف نمایند، ۳- در یک سیستم کامپیوتری سلسه مراتب حافظه را طراحی و پیاده سازی نمایید، ۴- نحوه طراحی، کدنویسی توصیف سخت افزار و شبیه سازی کد را یاد بگیرند، ۵- نحوه سنتز، پروگرام کردن FPGA و تست و دیباگ یک سخت افزار را یاد بگیرند. 										نتایج درس	
<ul style="list-style-type: none"> • آشنایی با بردهای FPGA آزمایشگاه (Altera DE2 Board) • پیاده‌سازی پایپ لاین پردازنده‌ی MIPS 										فهرست مباحث	



	<ul style="list-style-type: none">• تشخیص انواع مخاطرات در پایپ‌لاین و برطرف کردن آنها• اضافه کردن حافظه‌ی نهان با نگاشت مستقیم به پردازنده طراحی شده
نرم‌افزارها و ابزارهای مورد نیاز	برای پیاده‌سازی آزمایش‌های طراحی شده از نرم‌افزار Quartus استفاده می‌شود.
تکالیف پیشنهادی	۵ گزارش کار
پروژه‌های پیشنهادی	۵ آزمایش عملی
نمره‌دهی پیشنهادی	انجام آزمایش‌ها ۶۵٪ کوئیزها و گزارش‌ها ۱۰٪ امتحان عملی پایان ترم ۲۵٪
سایر مراجع	M. Mano, <i>Computer System Architecture</i> , Prentice Hall, 3rd Edition, 1993. Z. Navabi, <i>Verilog Digital System Design</i> , McGraw-Hill, New York, 1999. DE2 Altera Board Document. Online: www.altera.com
تنظیم کننده	سعید صفری
تاریخ تنظیم	آذر ۱۳۹۶