



طراحی کامپیوتری سیستم‌های دیجیتال، ۸۱۰۱۵۳۶

Computer Aided Digital System Design, 8101536										نام انگلیسی درس
واحد: ۳	مهندسی کامپیوتر					مهندسی برق				نوع درس
	فناوری اطلاعات	سخت‌افزار	نرم‌افزار	دیجیتال	کنترل	پزشکی	قدرت	الکترونیک	مخابرات	
	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	
										اجباری
										اختیاری
										<input checked="" type="checkbox"/> کارشناسی <input type="checkbox"/> تحصیلات تکمیلی
										مقطع
										ندارد
										همیناها
										پیش نیازها
										معماری کامپیوتر (۸۱۰۱۴۲۳)
										مطالب پیش نیاز
										مفاهیم پایه مدارهای منطقی و معماری کامپیوتر طراحی و تحلیل مدارهای منطقی ترتیبی و ترکیبی
										کتاب‌های مرجع
										[1] P. Chu, FPGA Prototyping By VHDL Examples- Xilinx Spartan-3version, John Wiley & Sons Pubs., 2008. [2] Clive Maxfields, The Design Warrior's Guide to FPGAs, Elsevier, 2004. [3] Z. Navabi, Embedded Core Design with FPGAs, Mc Graw Hill, 2006.
										اهداف درس
										هدف از این درس ایجاد توانایی در دانشجویان برای توصیف سخت افزار به زبان VHDL و کامپایل و شبیه‌سازی و راستی‌آزمایی مدار حاصل و سپس، انتخاب FPGA مناسب، سنتز، بهینه‌سازی و پیاده‌سازی سخت‌افزار بر روی FPGA است.
										نتایج درس
										پس از اتمام درس دانشجویان باید بتوانند: ۱- یک سخت‌افزار را بر اساس نیازمندی‌های مسئله طراحی و به زبان VHDL توصیف و شبیه‌سازی نمایند ۲- مفاهیم اصلی ساختار داخلی FPGAها را بشناسند و بر اساس نیازمندی‌ها و بزرگی سخت‌افزار، FPGA مناسب برای سنتز را انتخاب کنند ۳- طرح را بر روی FPGA سنتز و بهینه‌سازی نمایند ۴- پس از هر یک از مراحل بالا، با آزمون و درستی‌سنجی از صحت خروجی مطمئن شوند
										فهرست مباحث
										۱- توصیف و سنتز سخت افزار با VHDL a. مفاهیم پایه VHDL b. طراحی در سطوح مختلف تجرید در VHDL c. مدل‌سازی سخت‌افزارهای ترتیبی و ترکیبی d. روش‌های طراحی (ASM, FSM, chart, ...) ۲- سنتز سخت‌افزار a. تکنیک‌های کدزنی برای سنتز در VHDL b. مرور قوانین سنتز در Xilinx ISE c. محدودیت‌ها و نقش آن‌ها در روال سنتز



<p>d. اصول طراحی با توان کم و تخمین توان با ابزار synopsis power compiler</p> <p>۳- آزمون و درستی سنجی</p> <p>a. مفاهیم آزمون و درستی سنجی</p> <p>b. مدل‌های خطا و روش‌های آزمون بر اساس آن‌ها</p> <p>c. نوشتن تست بنچ</p> <p>d. تولید اعداد تصادفی</p> <p>۴- تراشه‌های برنامه‌پذیر</p> <p>a. معرفی SPLDs, CPLDs and FPGA</p> <p>b. معماری پایه FPGAها</p> <p>c. معرفی معماری Xilinx Spartan 3</p> <p>d. معرفی معماری‌های FPGAهای مدرن (series 7) Xilinx</p> <p>۵- مفهوم استفاده مجدد و IP-cores</p> <p>a. مفاهیم استفاده مجدد و مفهوم IP-core</p> <p>b. مفهوم سیستم روی تراشه‌های برنامه‌پذیر (System On a Programmable Chip (SoPC)</p> <p>c. تمرین استفاده مجدد با سنتز IP-core کنترل‌کننده ماوس و صفحه کلید بر روی Spartan-3 FPGAs</p>	
<p>تمرینات کامپیوتری و پروژه نهایی با ابزارهای نرم افزاری زیر انجام می شود:</p> <ol style="list-style-type: none">1. Xilinx ISE tool2. MG Modelsim simulator3. Spartan 3 evaluation boards	<p>نرم افزارها و ابزارهای مورد نیاز</p>
	<p>تکالیف پیشنهادی</p>
<p>درس دارای یک پروژه است و تمرینات کامپیوتری در راستای آن طرح شده‌اند</p>	<p>پروژه‌های پیشنهادی</p>
<p>تمرین ۱۰٪ پروژه ۱۵٪ کوئیز ۵٪ امتحان میان ترم ۳۰٪ امتحان پایان ترم ۴۰٪</p>	<p>نمره‌دهی پیشنهادی</p>
<p>[1] P. Ashenden, The Designers Guide to VHDL, Morgan Kaufmann, 2008. [2] Z. Navabi, VHDL: Analysis & Modeling of Digital Systems, McGraw-Hill, 1998. [3] D. Perry, VHDL: Programming by Example, McGraw-Hill, 2002. [4] Ian Grout, Digital Systems Design with FPGAs and CPLDs, Elsevier, 2008.</p>	<p>سایر مراجع</p>
<p>مهدی مدرسی</p>	<p>تنظیم کننده</p>
<p>۳۱ شهریور ۱۳۹۶</p>	<p>تاریخ تنظیم</p>