



طراحی سیستم‌های تحمل‌پذیر اشکال ، ۸۱۰۱۴۰۹

Fault Tolerant System Design, 8101409										نام انگلیسی درس	
واحد: 3	مهندسی کامپیوتر			مهندسی برق						نوع درس	
	فناوری اطلاعات	سخت‌افزار	نرم‌افزار	دیجیتال	کنترل	پزشکی	قدرت	الکترونیک	مخابرات		
	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input checked="" type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>		<input type="checkbox"/>
										<input type="checkbox"/> کارشناسی <input checked="" type="checkbox"/> تحصیلات تکمیلی	
										مقطع	
										همنیازها	
										پیش نیازها	
										مطالب پیش نیاز	
										مباحث مورد نیاز	
[1] Israel Koren and C. Mani Krishna, <i>Fault Tolerant Systems</i> , Elsevier Inc., 2007. [2] B. W. Johnson, <i>Design and analysis of Fault-Tolerant Digital Systems</i> , Addison-Wesley, 1989. [3] M. L. Shooman, <i>Reliability of Computer Systems and Networks: Fault Tolerance, Analysis and Design</i> , John-Wiely, 2002. [4] Shubu Mukherjee, <i>Architecture Design for Soft Errors</i> , Elsevier Inc., 2008. [5] Amir Zjajo, “Stochastic Process Variation in Deep-Submicron CMOS: Circuits and Algorithms”, Springer, 2014. [6] Tibor Grasser, “Bias Temperature Instability for Devices and Circuits”, Springer, 2014. [7] Additional Papers and Notes.										کتاب‌های مرجع	
این درس مفاهیم پایه طراحی سیستم‌های تحمل‌پذیر اشکال را پوشش می‌دهد. این درس به گونه‌ای طراحی شده است که مفاهیم عمومی و پیشرفته در طراحی و تحلیل سیستم‌های تحمل‌پذیر را معرفی می‌کند. در این درس علاوه بر روش‌های پایه سخت‌افزاری و نرم‌افزاری، موضوعات داغ پژوهشی مانند خطای نرم، تغییرات فرایند ساخت و سالخورده‌گی معرفی بررسی می‌شوند. برای این منظور در ابتدا با مفاهیم پایه و تعریف‌های محاسبات اتکاپذیر آشنا می‌شویم. سپس با روش‌های افزونگی سخت‌افزاری، نرم‌افزاری، اطلاعاتی و زمانی آشنا می‌شویم. در ادامه به بررسی روش‌های موردی و سیستماتیک (با استفاده از زنجیر مارکوف) ارزیابی تحمل-پذیری اشکال خواهیم پرداخت. دو روش تحمل‌پذیری اشکال نرم‌افزاری با نام‌های جوان‌سازی دوباره نرم‌افزار (Software Rejuvenation) و (Check-Point (CP)) بحث و بررسی می‌شوند. در طی فرایند ساخت تراشه، عیب‌های مختلفی ممکن است رخ دهد. بررسی انواع عیب‌ها و روش‌های کاهش اثر آن‌ها در مدارهای مجتمع										اهداف درس	



<p>بسیار فشرده، نیز در این درس بررسی می‌شوند. به دلیل استفاده روزافزون و گسترده از شبکه بر روی تراشه، روش‌های تحمل‌پذیر اشکال در شبکه‌ها بررسی می‌شوند. امروزه، در مدارهای مجتمع بسیار فشرده، اشکال-های دیگری نیز ممکن است رخ دهند که عبارتند از تغییرات فرایند ساخت، خطای نرم و سالخورده‌گی. تغییرات فرایند ساخت به دلیل کامل نبودن پروسه ساخت و سالخورده‌گی به دلیل پیر شدن ترانزیستورها باعث نقض عملکرد زمانی سیستم می‌شوند. تغییر مقدار یک فلیپ‌فلاپ به دلیل برخورد ذرات پرتانرژی به مدار را خطای نرم می‌گویند. این مطالب نیز در این درس بررسی می‌شوند.</p>	
<p>دانشجویانی که این درس را با موفقیت پشت سر بگذارند قادر خواهند بود</p> <p>با استفاده از افزودن انواع افزونگی‌های سخت‌افزاری/نرم‌افزاری/اطلاعاتی/زمانی قابلیت اطمینان سیستم را افزایش دهند،</p> <p>تحمل‌پذیری اشکال یک سیستم را با استفاده از زنجیر مارکوف تحلیل کنند،</p> <p>افزایش دهند، Checkpointing قابلیت اطمینان یک نرم‌افزار را با استفاده از روش</p> <p>(را در پروسه ساخت تراشه Yield با استفاده از روش‌های افزونگی سخت‌افزاری میزان بازدهی)</p> <p>افزایش دهند،</p> <p>قابلیت اطمینان یک شبکه را تحلیل کنند،</p> <p>با استفاده از روش‌های مسیریابی قابلیت اطمینان یک شبکه را افزایش دهند،</p> <p>میزان آسیب‌پذیری یک مدار را در برابر خطای نرم/تغییرات فرایند ساخت/سالخورده‌گی ارزیابی کنند،</p> <p>/معماری میزان آسیب‌پذیری نسبت به خطای نرم/ RTL با استفاده از روش‌های سطح مداری/گیت/ تغییرات فرایند ساخت/سالخورده‌گی را کاهش دهند.</p>	<p>نتایج درس</p>
<p>۱-....</p>	<p>فهرست مباحث</p>
	<p>نرم‌افزارها و ابزارهای مورد نیاز</p>
<p>....</p>	<p>تکالیف پیشنهادی</p>
<p>....</p>	<p>پروژه‌های پیشنهادی</p>
<p>۲۵٪ ۵٪ ۲۵٪ ۴۰٪</p>	<p>نمره‌دهی پیشنهادی</p> <p>تمرین‌ها ارائه امتحان میان ترم امتحان پایان ترم</p>
<p>[1] Use IEEE format.</p>	<p>سایر مراجع</p>



	سعيد صفرى	تنظيم کننده
	۱۳۹۴/۰۵/۱۰	تاريخ تنظيم