



عیب یابی در سیستم های دیجیتال، ۸۱۰۱...

Digital System Diagnosis, 8101...										نام انگلیسی درس
واحد: 3	مهندسی کامپیوتر			مهندسی برق						نوع درس
	فناوری اطلاعات	سخت افزار	نرم افزار	دیجیتال	کنترل	پزشکی	قدرت	الکترونیک	مخابرات	
	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input checked="" type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	<input type="checkbox"/>	
										اجباری
										<input type="checkbox"/>
										اختیاری
										<input type="checkbox"/> کارشناسی <input checked="" type="checkbox"/> تحصیلات تکمیلی
										مقطع
										همیناها
										پیش نیازها
روند طراحی مدارهای الکترونیکی، آشنایی با مفاهیم اولیه سنتز										مطالب پیش نیاز
[1] Principles of Model Checking, by C. Baier and J.P. Katoen, 2008. [2] Scalable Techniques for Formal Verification, S. Ray, 2010 [3] Verification of Reactive Systems: Formal Methods and Algorithms, by K. Schneider, Springer, 2004.										کتابهای مرجع
افزایش پیچیدگی سیستمهای الکترونیکی دیجیتال، درستی یابی را بسیار مشکل نموده است طوریکه حدود دو سوم زمان طراحی را به خود اختصاص داده است. استفاده از روشهای رسمی برای درستی یابی چنین سیستمهای پیچیده ای از اهمیت زیادی برخوردار شده است بطوریکه در سالهای اخیر در بسیاری از پروژه های صنعتی بطور موفقیت آمیزی بکار گرفته شده اند. هدف از این درس، ضمن معرفی روشهای رسمی model checking ، equivalence checking و theorem proving، مباحثی مانند processor verification و عیب یابی سیستمهای دیجیتال قبل و بعد از ساخت به تفصیل ارائه خواهند شد.										اهداف درس
دانشجویانی که این درس را با موفقیت پشت سر بگذارند قادر خواهند بود ۱- دانشجویان با زبانهای توصیف خواص مانند CTL و PSL آشنا می گردند. ۲- دانشجویان روشهای چک کردن ویژگی ها آشنا می گردند. ۳- از دانشجویان انتظار می رود که بتوانند روشهای چک کردن خواص را با انتخاب ساختمان داده های مناسب پیاده سازی نموده و توسعه های بیشتر را امکان پذیر نماید. ۴- از دانشجویان انتظار می رود که روشهای چک کردن برابری از سطح سیستم تا سطح گیت را فرا گرفته										نتایج درس



<p>و همچنین ساختمان داده های لازم جهت پیاده سازی آنها را بدانند و جهت بهبود آنها راه حلهایی ارائه نمایند.</p> <p>۵- از دانشجو انتظار می رود که بتواند توسعه های بیشتر بر روی اثبات تئوری جهت درست یابی طراحی های مسیر داده را پیاده سازی نماید.</p> <p>۶- دانشجو با روشهای درستی یابی پردازنده های پیشرفته آشنا می گردد.</p> <p>۷- دانشجو با روشهای عیب یابی سیستمهای دیجیتال قبل و بعد از ساخت آشنا می گردد.</p>	
<p>۱- زبانهای توصیف ویژگی ها</p> <p>۱-۱ زبان های توصیف ویژگی ها در سطح پایین</p> <p>۲-۱ زبان های توصیف ویژگی ها در سطح بالا</p> <p>۲- بررسی ویژگی</p> <p>۱-۲ تعریف Transition System</p> <p>۲-۲ بررسی ویژگی ها CTL</p> <p>۳- بررسی برابری مدارهای ترکیبی</p> <p>۴- بررسی برابری مدارهای ترتیبی</p> <p>۵- روش اثبات تئوری</p> <p>۶- درستی سنجی پردازنده های پیشرفته</p> <p>۱-۶ روشهای Refinement و Abstraction</p> <p>۲-۶ چگونگی درستی سنجی خصیصه های پیشرفته ای مانند اجرای خارج از ترتیب، Superscalar و غیره</p> <p>۷- درستی سنجی و عیب یابی در سطح سیستم</p>	<p>فهرست مباحث</p>
<p>کار با ابزار درستی سنجی دانشگاهی در سطوح بالا و گیت مانند ABC، HOL، HED، ACL2 و UCLID</p>	<p>نرم افزارها و ابزارهای</p>



مورد نیاز	
تکالیف پیشنهادی	۱- نحوه استفاده از دیاگرامهای تصمیم گیری و رویه های تصمیم گیری برای چک کردن خواص ۲- بررسی ویژگی ها CTL و PSL ۳- Abstraction و Refinement با استفاده از UCLID ۴- توسعه های بیشتر بر روی ابزار اثبات تئوری موجود
پروژه های پیشنهادی	۱- عیب یابی با استفاده از SAT ۲- پیاده سازی الگوریتمهای درستی یابی بر اساس اثبات تئوری با استفاده از ابزار HOL، ML و ACL2
نمره دهی پیشنهادی	تکالیف دستی ۱۰٪ تکالیف کامپیوتری ۱۵٪ پروژه (سمینار) ۲۰٪ امتحان میان ترم ۲۵٪ امتحان پایان ترم ۳۰٪
سایر مراجع	[1] L. T. Wang, Y. W. Chang, and T. Cheng, Electronic Design Automation: Synthesis, Verification and Test. Morgan Kaufmann, 2009. [2] Related lecture notes, papers and articles.
تنظیم کننده	بیژن علیزاده
تاریخ تنظیم	۱۳۹۴/۱۲/۱۷